PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-202153

(43)Date of publication of application : 27.07.2001

(51)Int.Cl. G06F 1/04
G06F 1/10
G06F 7/58
H03K 5/13

(21)Application number : 2000-012287

(22)Date of filing : 20.01.2000

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

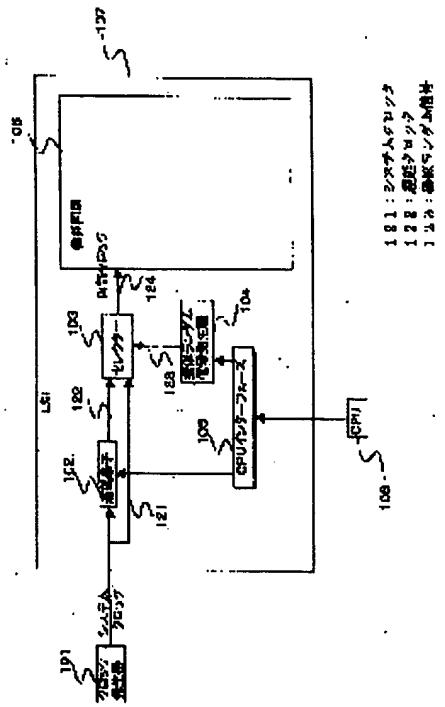
(72)Inventor : SHINABE MUNEHIRO

(54) SPREAD SPECTRUM CIRCUIT FOR CLOCK, INTEGRATED CIRCUIT AND SPREAD SPECTRUM METHOD FOR CLOCK

(57)Abstract:

PROBLEM TO BE SOLVED: To easily adjust the spread width, the shape and the radiation level of a spectrum of an unnecessary signal.

SOLUTION: In this spread spectrum signal for clock, an internal clock 124 is generated by switching an output 122 of a delay element 102 as a delayed clock and a system clock 121 inputted from the outside by defining an outputted signal of a pseudo random signal generator 104 as a control signal by a selector 103.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of

rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁（ＪＰ）　(12)公開特許公報（Ａ）　(11)特許出願公開番号
特開2001－202153
（P2001－202153A）
(43)公開日　平成13年７月27日(2001.7.27)

(51)Int.Cl.'		識別記号	ＦＩ		テーマコード'(参考)
Ｇ０６Ｆ	1/04		Ｇ０６Ｆ	1/04	Ａ　５Ｂ０７９
	1/10			7/58	Ａ　５Ｊ００１
	7/58		Ｈ０３Ｋ	5/13	
Ｈ０３Ｋ	5/13		Ｇ０６Ｆ	1/04	３３０Ａ

審査請求　未請求　請求項の数12　ＯＬ　（全９頁）

(21)出願番号　特願2000－12287(P2000－12287)

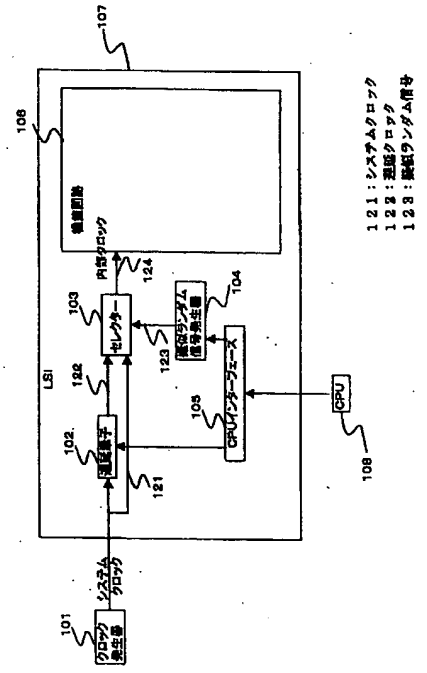
(22)出願日　平成12年１月20日(2000.1.20)

(71)出願人　000005821
松下電器産業株式会社
大阪府門真市大字門真1006番地
(72)発明者　品部　宗博
香川県高松市古新町８番地の１　松下寿電子工業株式会社内
(74)代理人　100092794
弁理士　松田　正道

Ｆターム(参考)　5B079 BC06 CC02 DD08 DD13
5J001 DD04 DD09

(54)【発明の名称】　クロックのスペクトラム拡散回路、集積回路およびクロックのスペクトラム拡散方法

(57)【要約】
【課題】　不要信号のスペクトラムの拡散幅、形、輻射レベルを容易に調整する。
【解決手段】　遅延したクロックである遅延素子１０２の出力１２２と、外部から入力されたシステムクロック１２１を、擬似ランダム信号発生器１０４の出力信号を制御信号とし、セレクタ１０３で切り替え、内部クロック１２４を発生させるクロックのスペクトラム拡散回路。



1

【特許請求の範囲】

【請求項１】　クロック発生器より入力するクロックを遅延し、これを遅延クロックとして出力する遅延素子と、

前記クロックまたは前記遅延クロックの入力を受け、いずれか一方を選択し出力するセレクタと、

前記セレクタの出力制御を行うための擬似ランダム信号を発生する擬似ランダム信号発生器とを備えたことを特徴とするクロックのスペクトラム拡散回路。

【請求項２】　クロック発生器より入力するクロックを遅延し、これを遅延時間可変な遅延クロックとして出力する可変遅延素子と、

前記可変遅延素子の遅延時間の制御を行うための擬似ランダム信号を発生する擬似ランダム信号発生器とを備えたことを特徴とするクロックのスペクトラム拡散回路。

【請求項３】　前記遅延素子は、遅延時間を予め任意に設定できることを特徴とする請求項１に記載のクロックのスペクトラム拡散回路。

【請求項４】　前記ランダム信号発生器は、複数の擬似ランダム信号からいずれかの信号を選択して前記疑似ランダム信号として出力することを特徴とする請求項１ないし３のいずれかに記載のクロックのスペクトラム拡散回路。

【請求項５】　前記ランダム信号発生器は、擬似雑音（Ｐｓｅｕｄｏ　Ｎｏｉｓｅ）符号の発生回路を用いたことを特徴とする請求項１、２または４に記載のクロックのスペクトラム拡散回路。

【請求項６】　本体外部にあるＣＰＵから、少なくとも前記遅延素子または前記可変遅延素子、および前記疑似ランダム信号発生器の動作設定を行うことができることを特徴とする請求項１ないし５のいずれかに記載のクロックのスペクトラム拡散回路。

【請求項７】　集積回路に内蔵され、

前記セレクタからの出力が、前記集積回路の内部クロックであることを特徴とする請求項１ないし６のいずれかに記載のクロックのスペクトラム拡散回路。

【請求項８】　請求項１ないし７のいずれかに記載のクロックのスペクトラム拡散回路を内蔵したことを特徴とする集積回路。

【請求項９】　クロック発生器より入力するクロックを遅延し、これを遅延クロックとして出力する遅延ステップと、

前記クロックまたは前記遅延クロックの入力を受け、いずれか一方を選択し出力するセレクトステップと、

前記セレクタの出力制御を行うための擬似ランダム信号を発生する擬似ランダム信号発生器ステップとを含むことを特徴とするクロックのスペクトラム拡散方法。

【請求項１０】　クロック発生器より入力するシステムクロックを遅延し、これを遅延時間可変な遅延クロックとして出力する可変遅延ステップと、

2

前記可変遅延素子の遅延時間の制御を行うための擬似ランダム信号を発生する擬似ランダム信号発生ステップとを含むことを特徴とするクロックのスペクトラム拡散方法。

【請求項１１】　請求項１ないし５のいずれかに記載のクロックのスペクトラム拡散回路の全部又は一部の手段の全部又は一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータを記録した、コンピュータにより読み取り可能なことを特徴とするプログラム記録媒体。

【請求項１２】　請求項９または１０に記載のクロックのスペクトラム拡散方法の全部又は一部のステップの全部又は一部の動作をコンピュータにより実行させるためのプログラムおよび／またはデータを記録した、コンピュータにより読みとり可能なことを特徴とするプログラム記録媒体。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】本発明は、クロックのスペクトラム拡散回路に関するものであり、特に不要電磁波の送出レベルを低減できる、組み込みＣＰＵシステム、ＬＳＩや電子機器などに関するものに関する。

【０００２】

【従来の技術】近年、集積回路部品等の発達により、電子機器はこれまで以上に小型化、高周波数化が容易に実現され得るようになってきた。このような電子機器の発達に伴い、電子機器、特にＬＳＩの電源からは、本来出力される信号とは別に、例えば種々の高調波信号等がこれまで以上に発生、輻射される傾向にあり、その周辺の電子機器に与える種々の影響が無視されなくなっている。

【０００３】一方、上述のように動作周波数の高いＬＳＩ部品等が高密度に配置された電子機器は、これまで以上に周辺の電子機器から輻射されるいわゆる電磁波妨害に敏感となる傾向にある。このため、近年、電子機器においては、電磁妨害波の輻射レベルを極力抑圧すること、また、外部からの電磁妨害波による影響を受け難くすることのような、いわゆるＥＭＣ（Ｅｌｅｃｔｒｏ　Ｍａｇｎｅｔｉｃ　Ｃｏｍｐａｔｉｂｉｌｉｔｙ）対策を施すことがこれまで以上に重要視されてきている。

【０００４】従来は、ＵＳＰ　５，４８８，６２７　ＵＳＰ　５，６３１，９２０　ＵＳＰ　５，８６７，５２４　ＵＳＰ　５，８７２，８０７に記載の様に、スペクトラムの拡散を図ったクロック発生装置を用いた、ＥＭＣ対策が施された。

【０００５】図３に、従来のクロック発生装置のブロック図を示す。このクロック発生装置は、いわゆるＰＬＬ（Ｐｈａｓｅ　Ｌｏｃｋｅｄ　Ｌｏｏｐ）周波数シンセサイザを基本として構成されたもので、基準周波数源となる基準クロック発生器３０１と、この基準クロックと

プログラマブルディバイダ（ＰＧ　ＤＩＶ）３０５の出力信号との位相及び周波数を比較し、その比較結果に応じた電圧信号を出す位相比較器３０２と、いわゆるループフィルタとしてのローパスフィルタ（ＬＰＦ）３０３と、このローパスフィルタ３０３を通して入力される位相比較器の比較結果の電圧に応じ発振周波数が変わる電圧制御発振器（ＶＣＯ）３０４と、電圧制御発振器３０４からの信号を所定の分周比に分周し出力し、外部からの制御により分周比を可変できるプログラマブルディバイダ３０５と、電圧制御発振器３０４の出力周波数が所望のスペクトラムの拡散がなされるように、プログラマブルディバイダ３０５の分周比を、制御する拡散周波数制御部３０６とで構成されている。なお、ＶＣＯ３０４からの出力クロックが、図示しない集積回路の動作クロックとして用いられる。

【０００６】このような構成を有する従来のクロック発生装置の動作は次のようなものである。すなわち、基準クロック発生器３０１からの基準クロックの周波数をＦｓ、プログラマブルディバイダ３０５に設定された分周比をＭ、電圧制御発振器３０４からの出力クロックの周波数をＦｃと仮定すると、Ｆｃ＝Ｍ×Ｆｓである。

【０００７】さらにプログラマブルディバイダ３０５の分周比Ｍを、所定の方式で制御することにより、出力クロックの周波数Ｆｃが変化し、スペクトラムの拡散がなされる。

【０００８】

【発明が解決しようとする課題】しかしながら、先に述べた従来例では、構成が複雑でかつ、電圧制御発振器や位相比較器がアナログ回路であるため、個々のばらつきや外来雑音により出力周波数が不安定なる場合がある。

【０００９】本発明は、この問題点を解決するためになされたものであり、回路構成を複雑化することなく、安定して不要な信号の放射を確実に、かつ、十分なレベルに抑圧することのできるクロックのスペクトラム拡散回路およびクロックのスペクトラム拡散方法を提供するものである。更に、構成が簡単であるため、使用する、ＬＳＩ，電子機器、やその環境に合わせて不要信号のスペクトルの拡散幅、形、やその輻射レベルを各ＬＳＩ毎に簡易に調整することができるクロックのスペクトラム拡散回路およびクロックのスペクトラム拡散方法を提供することを目的とする。

【００１０】

【課題を解決するための手段】上記の目的を達成するために、第１の本発明（請求項１に対応）は、クロック発生器より入力するクロックを遅延し、これを遅延クロックとして出力する遅延素子と、前記クロックまたは前記遅延クロックの入力を受け、いずれか一方を選択し出力するセレクタと、前記セレクタの出力制御を行うための擬似ランダム信号を発生する擬似ランダム信号発生器とを備えたことを特徴とするクロックのスペクトラム拡散回路である。

【００１１】これによれば、前記セレクタから出力されたクロックは、擬似ランダムに位相変調され、スペクトラム拡散される。前記クロックをＬＳＩへ供給することにより、本来ＬＳＩから放射される、線スペクトラムが、拡散幅を有するものとなり、このスペクトラムの拡散により、そのレベルが従来に比べて、簡単な構成で低減される。

【００１２】また、第２の本発明（請求項２に対応）は、クロック発生器より入力するクロックを遅延し、これを遅延時間可変な遅延クロックとして出力する可変遅延素子と、前記可変遅延素子の遅延時間の制御を行うための擬似ランダム信号を発生する擬似ランダム信号発生器とを備えたことを特徴とするクロックのスペクトラム拡散回路である。

【００１３】これにより、前記可変遅延素子から出力されたクロックは、擬似ランダムに位相変調され、スペクトラム拡散される。前記クロックをＬＳＩへ供給することにより、本来ＬＳＩから放射される、線スペクトラムが、拡散幅を有するものとなり、このスペクトラムの拡散により、そのレベルが従来に比べて、簡単な構成で低減される。

【００１４】また、第３の本発明（請求項３に対応）は、前記遅延素子は、遅延時間を予め任意に設定できることを特徴とする上記本発明である。

【００１５】これにより、前記セレクタから出力されたクロックは、位相変調され、スペクトラム拡散される。遅延時間を設定できることにより、位相変調される最大位相量を最適に選ぶことができ、使用する、ＬＳＩ、電子機器にとっての最適化が図れる。

【００１６】また、第４の本発明（請求項４に対応）は、前記ランダム信号発生器は、複数の擬似ランダム信号からいずれかの信号を選択して前記疑似ランダム信号として出力することを特徴とする上記本発明である。

【００１７】これにより、擬似ランダム信号は、完全なランダム信号ではなく、一定の周期をもつ符号列の繰り返しであり、選ばれた擬似ランダム信号により、スペクトラムの拡散幅や形が変化する。使用する、ＬＳＩ、電子機器に最適な擬似ランダム信号を選ぶことができる。

【００１８】また、第５の本発明（請求項５に対応）は、前記ランダム信号発生器は、擬似雑音（Ｐｓｅｕｄｏ　Ｎｏｉｓｅ）符号の発生回路を用いたことを特徴とする上記本発明である。

【００１９】これにより、擬似雑音（Ｐｓｅｕｄｏ　Ｎｏｉｓｅ）符号の発生回路を用いることにより、擬似ランダム信号発生器をより簡単に実現できる。

【００２０】また、第６の本発明（請求項６に対応）は、本体外部にあるＣＰＵから、少なくとも前記遅延素子または前記可変遅延素子、および前記疑似ランダム信号発生器の動作設定を行うことができることを特徴とす

る上記本発明である。

【００２１】これにより、ＣＰＵを用いた電子機器において、ＣＰＵのプログラムにより、遅延時間の設定や、擬似ランダム信号を選ぶことができ、使用する、電子機器に応じて、最適化が可能である。

【００２２】また、第７の本発明（請求項７に対応）は、集積回路に内蔵され、前記セレクタからの出力が、前記集積回路の内部クロックであることを特徴とする上記本発明である。

【００２３】これにより、個々の集積回路に本発明の電子回路を内臓することにより、個々の集積回路に最適な、内部クロックのスペクトラム拡散が可能となる。

【００２４】また、第８の本発明（請求項８に対応）は、本発明のクロックのスペクトラム拡散回路を内蔵したことを特徴とする集積回路である。

【００２５】また、第９の本発明（請求項９に対応）は、クロック発生器より入力するクロックを遅延し、これを遅延クロックとして出力する遅延ステップと、前記クロックまたは前記遅延クロックの入力を受け、いずれか一方を選択し出力するセレクトステップと、前記セレクタの出力制御を行うための擬似ランダム信号を発生する擬似ランダム信号発生器ステップとを含むことを特徴とするクロックのスペクトラム拡散方法である。

【００２６】これによれば、前記セレクタから出力されたクロックは、擬似ランダムに位相変調され、スペクトラム拡散される。前記クロックをＬＳＩへ供給することにより、本来ＬＳＩから放射される、線スペクトラムが、拡散幅を有するものとなり、このスペクトラムの拡散により、そのレベルが従来に比べて、簡単な構成で低減される。

【００２７】また、第１０の本発明（請求項１０に対応）は、クロック発生器より入力するシステムクロックを遅延し、これを遅延時間可変な遅延クロックとして出力する可変遅延ステップと、前記可変遅延素子の遅延時間の制御を行うための擬似ランダム信号を発生する擬似ランダム信号発生ステップとを含むことを特徴とするクロックのスペクトラム拡散方法である。

【００２８】これにより、前記セレクタステップから出力されたクロックは、擬似ランダムに位相変調され、スペクトラム拡散される。前記クロックをＬＳＩへ供給することにより、本来ＬＳＩから放射される、線スペクトラムが、拡散幅を有するものとなり、このスペクトラムの拡散により、そのレベルが従来に比べて、簡単な方法で低減される。

【００２９】また、第１１の本発明（請求項１１に対応）は、本発明のクロックのスペクトラム拡散回路の全部又は一部の手段の全部又は一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータを記録した、コンピュータにより読み取り可能なことを特徴とするプログラム記録媒体である。

【００３０】また、第１２の本発明（請求項１２に対応）は、本発明のクロックのスペクトラム拡散方法の全部又は一部のステップの全部又は一部の動作をコンピュータにより実行させるためのプログラムおよび／またはデータを記録した、コンピュータにより読みとり可能なことを特徴とするプログラム記録媒体である。

【００３１】以上の本発明によれば、本来の回路構成を複雑化することなく、不要な信号の放射を確実に、かつ、十分なレベルに抑圧することのできるクロックのスペクトラム拡散回路、クロックのスペクトラム拡散方法およびそれらを用いた主席回路を提供できる。

【００３２】

【発明の実施の形態】以下、本発明の実施の形態を、図面を参照して説明する。

【００３３】（実施の形態１）図１は、本発明の実施の形態１によるクロックのスペクトラム拡散回路の構成を示す図である。図１において、１０１はＬＳＩへシステムクロック１２１を供給するクロック発生器、１０２はＬＳＩに入力されたシステムクロック１２１を遅延し遅延クロック１２２を出力し、その遅延時間を設定できる遅延素子、１０３は遅延クロック１２２か、外部から入力されたシステムクロック１２１を選択し出力するセレクタ、１０４は、前記セレクタ１０３の制御信号として、複数の擬似ランダムパターンを発生可能な擬似ランダム信号発生器、１０５は可変遅延素子１０２に遅延時間を設定し、複数の擬似ランダムパターンのうち、ある特定の擬似ランダムパターンを擬似ランダム信号発生器１０４に発生させる様に設定するＣＰＵインターフェース、１０６はセレクタ１０３の出力である、内部クロック１２４で動作する、本来のＬＳＩ機能回路、１０７は本実施の形態のクロックのスペクトラム拡散回路を組み込んだＬＳＩ、１０８はＣＰＵ（Ｃｅｎｔｒａｌ　Ｐｒｏｃｅｓｓｏｒ　Ｕｎｉｔ）である。

【００３４】次に図５（ａ）は、擬似ランダム信号発生器１０４の１実施例で、擬似雑音（Ｐｓｅｕｄｏ　Ｎｏｉｓｅ）符号の一種でＰＮ９と呼ばれる５１１ビットの周期を持ったパターン発生回路の構成を示す図である。図において、５０１～５０９は、クロック立ち下がりエッジ動作のＤ型フリップフロップであり、カスケード接続で、９段のシフトレジスタを構成している。５２１は、該シフトレジスタ用のクロックであり、セレクタ１０３のクロックの切り替えタイミングを考えると、遅延素子１０２の出力、遅延クロック１２２を用いた方が良い。５１２はＸＯＲ（ｅＸｃｌｕｓｉｖｅ　ＯＲ）であり、該シフトレジスタに、最終段のレジスタ５０９と、前段レジスタ５０３、５０４、５０６のレジスタ値をＸＯＲしてフィードバックしている。ＸＯＲする位置とシフトレジスタの段数を可変とすることにより、複数の擬似ランダムパターンが発生可能となる。よって、選択する擬似ランダムパターンにより、スペクトラムの大きさ

と、拡散の幅と形が選択できる。

【００３５】また図４は、遅延素子１０２の一実施例の回路図である。図において、４０１～４０７は、クロックを反転しないバッファ、４２１～４２６は抵抗器、４１１～４１６はコンデンサ、４４１～４４６はグランド、４３１～４３７は遅延クロック出力を示している。抵抗器とコンデンサによりクロック波形を鈍らせ、バッファで波形整形し、遅延を発生する回路をｎ段カスケード接続し、ｎ種類の遅延時間を持った、４３１～４３７の遅延クロックを発生する。よって、どの遅延クロックを出力するか設定することにより、遅延時間が選択できる。なお、高速クロックの場合、抵抗器とコンデンサが無くても、バッファ自身の遅延時間だけで十分で、バッファだけのカスケード接続で実現できる。

【００３６】以上のような構成を有する本発明の実施の形態１によるクロックのスペクトラム拡散回路の動作を、図５（ｂ）に示す各信号波形を用い説明するとともに、これにより本発明のクロックのスペクトラム拡散方法について説明を行う。ただし図１および図５（ｂ）において、信号波形５２１はクロック発生器１０１からの出力で、システムクロック１２１および信号波形５２２は遅延素子１０２の出力で、遅延クロック１２２および信号波形５２３は擬似ランダム信号発生器１０４の出力で、ＰＮ９パターン発生器を用いた擬似ランダム信号１２３および信号波形５２４はセレクタ１０３の出力で、これは内部クロック１２４を示すものである。

【００３７】はじめに、セレクタ１０３は、擬似ランダム信号１２３がハイレベルの時、システムクロック１２１を選択し出力し、擬似ランダム信号１２３がローレベルの時、遅延クロック１２２を選択し出力する。

【００３８】以上の工程により、内部クロック１２４は信号波形５２４となる。この信号波形５２４は、位相変調されるとスペクトラム拡散を生ずる。その結果、従来例で述べた周波数変調と類似した効果が現れ、本来ＬＳＩから放射されるスペクトラムが、例えば、図６（ａ）に示されたように、いわゆる線スペクトラムで、基本波をＦｏとし、２次高調波２Ｆｏ、３次高調波３Ｆｏ、、、ｎ次高調波ｎＦｏになっていたのに対し、図６（ｂ）に示されたように、個々の周波数Ｆｏ、２Ｆｏ、３Ｆｏ、、、ｎＦｏを中心に、拡散幅を有するものとなり、このスペクトラムの拡散により、そのレベルが低減される。しかも拡散回路全体の構成は、従来のものに比べて、簡単な構成により実現できる。

【００３９】ところで、クロックのスペクトラム拡散回路が使用される対象となるＬＳＩなどの電子機器またはそれらの環境によっては不要信号のスペクトラムが違う、またはスペクトラム拡散の仕方によっては、ＬＳＩなどの電子機器の本来の性能に悪影響を与える場合がある。これに対し、本実施の形態は、ＣＰＵ１０８がＣＰＵインターフェース１０５を介し、遅延素子１０２に最適な遅延時間を設定し、複数の擬似ランダムパターンのうち、最適な擬似ランダムパターンを擬似ランダム信号発生器１０４に発生させる様に設定することにより、スペクトラムの拡散幅、形、レベルだけでなく、システムとしても最適化が図れるという効果がある。

【００４０】（実施の形態２）図２は、本発明の実施の形態２によるクロックのスペクトラム拡散回路の構成を示す図である。図２において、２０１はＬＳＩへシステムクロック２２１を供給するクロック発生器、２０２はＬＳＩに入力されたシステムクロック２２１を遅延し、内部クロック２２４を出力し、その遅延時間を変化させる、２０３は可変遅延素子２０２の遅延時間の制御信号として複数の擬似ランダム信号を発生可能な擬似ランダム信号発生器、２０４は複数の擬似ランダムパターンの内、ある特定の擬似ランダムパターンを擬似ランダム信号発生器２０３に発生させる様に設定するＣＰＵインターフェース、２０６は可変遅延素子２０２の出力である内部クロック２２４で動作する、本来のＬＳＩ機能を有する機能回路、２０７は本発明を組み込んだＬＳＩ、２０５はＣＰＵ（Ｃｅｎｔｒａｌ　Ｐｒｏｃｅｓｓｏｒ　Ｕｎｉｔ）である。

【００４１】以上のような構成を有する本発明の実施の形態２によるクロックのスペクトラム拡散回路の動作および、これによる本発明のクロックのスペクトラム拡散方法は以下のようなものである。すなわち、図４で示した様に、可変遅延素子２０２はｎ種類の遅延時間を発生できるので、擬似ランダム信号がｎ値を持つ疑似ランダム信号発生器２０３により、内部クロック２２４は、ｎ種類の遅延時間を持ち、しかもその発生がランダムとなる。これにより、内部クロック２２４は、位相変調されるとスペクトラム拡散を生ずる。

【００４２】その結果、実施の形態１で説明したのと同じく、本来ＬＳＩから放射される、基本波をＦｏとした、２次高調波２Ｆｏ、３次高調波３Ｆｏ、、、ｎ次高調波ｎＦｏの線スペクトラムになっていたのに対し、個々の周波数Ｆｏ、２Ｆｏ、３Ｆｏ、、、ｎＦｏを中心に、拡散幅を有するものとなり、このスペクトラムの拡散により、そのレベルが低減される。しかも拡散回路全体の構成は、従来のものに比べて、簡単な構成により実現できる。

【００４３】また、擬似ランダム信号発生器２０３に、回路構成の簡単な、図５（ａ）で示した様なＰＮ９パターン発生器を用いる時は、擬似ランダム信号が２値なので、ＣＰＵインターフェースを介し、個々に特定の遅延時間を割り当てることにより実現される。

【００４４】なお、本実施の形態において、疑似ランダム信号発生器１０３および２０３の動作は、ハードウェア的に実現するものとして説明を行ったが、これはコンピュータを用いてプログラムの働きにより、ソフトウェア的に実現してもよい。

【００４５】また、本発明のクロックのスペクトラム拡散回路は、この出力クロックにより動作する集積回路としてもよいことは言うまでもない。

【００４６】また、本発明のクロックのスペクトラム拡散回路の一部の手段の全部又は一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータを記録したプログラム記録媒体であって、コンピュータにより読み取り可能であり、読み取られた前記プログラムおよび／またはデータが前記コンピュータと協動して前記機能を実行することを特徴とするプログラム記録媒体として実現してもよい。

【００４７】また、本発明のクロックのスペクトラム拡散方法の全部又は一部の工程の全部又は一部の動作をコンピュータにより実行させるためのプログラムおよび／またはデータを記録したプログラム記録媒体であって、コンピュータにより読み取り可能であり、読み取られた前記プログラムおよび／またはデータが前記コンピュータと協動して前記機能を実行することを特徴とするプログラム記録媒体として実現してもよい。

【００４８】

【発明の効果】以上のように、本発明によれば、特にＬＳＩから輻射する不要スペクトラムの拡散を図ることができ、このため不要信号の輻射エネルギーの分散がなされるので、いわゆるＥＭＣ対策が容易に行うことができる。特に本発明では、スペクトラムの拡散幅、形、レベル等を外部ハードウェアの要求に合わせて容易に変えることができ、汎用性が高く、しかも不要な信号の輻射を確実に、かつ十分なレベルに抑圧することができる。

【図面の簡単な説明】

【図１】本発明の実施の形態１における電子回路のブロック図

【図２】本発明の実施の形態２における電子回路のブロック図

【図３】従来の実施の形態における記憶装置のブロック図

【図４】本発明の実施の可変遅延素子の回路図

【図５】（ａ）本発明の実施の擬似ランダム信号発生器の回路図

（ｂ）本発明の実施の信号波形図

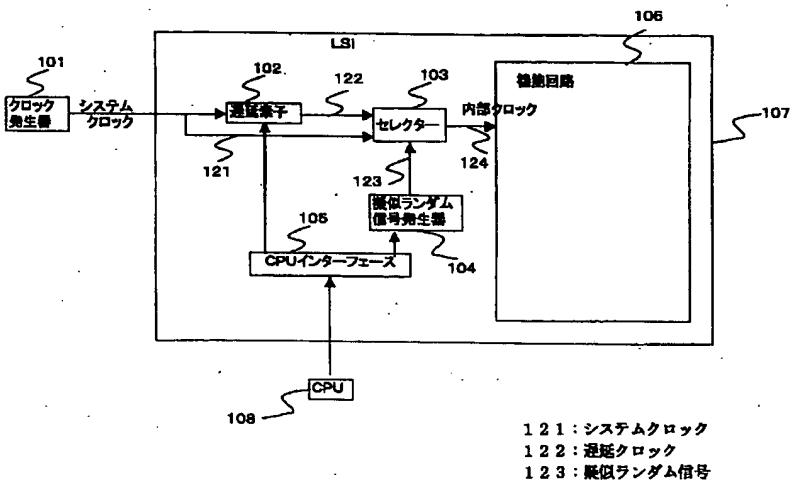
【図６】（ａ）本来のＬＳＩにおける不要信号の線スペクトラム

（ｂ）本発明の回路実装ＬＳＩにおける不要信号の拡散スペクトラム

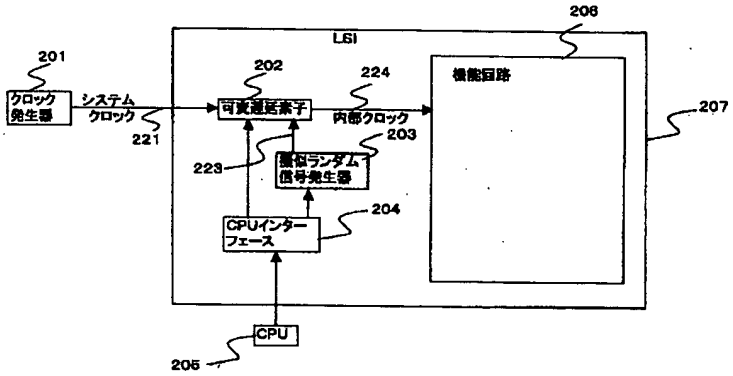
【符号の説明】

１０１、２０１　クロック発生器
１０２　遅延素子
１０３　セレクタ
１０４、２０４　擬似ランダム信号発生器
１０５、２０４　ＣＰＵインターフェース
１０６、２０６　機能回路
１０７、２０７　ＬＳＩ
１０８、２０５　ＣＰＵ
１２１、２２１　システムクロック
１２２　遅延クロック
１２３、２２３　擬似ランダム信号
１２４、２２４　内部クロック
２０２　可変遅延素子
３０１　基準クロック発生器
３０２　位相比較器
３０３　ローパスフィルタ
３０４　電圧制御発振器
３０５　プログラマブル分周器
３０６　拡散周波数制御部
４０１～４０７　バッファ
４１１～４１７　コンデンサ
４２１～４２６　抵抗器
４３１～４３７　遅延クロック出力
４４１～４４６　グランド
５０１～５０９　Ｄ型フリップフロップ
５１２　イクスシブルオア（ＸＯＲ）
５２１　システムクロックの電圧波形
５２２　遅延クロックの電圧波形
５２３　擬似ランダム信号の電圧波形
５２４　内部クロックの電圧波形

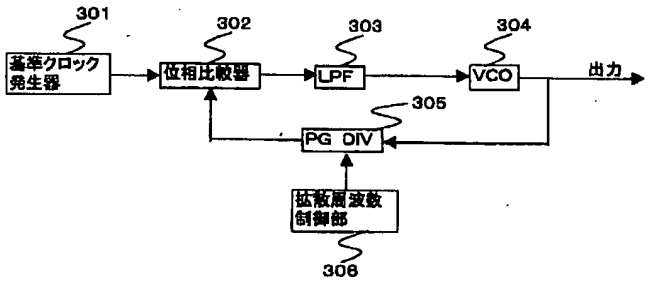
【図１】


LSI
106
101
クロック発生器
システムクロック
102
遅延素子
122
103
セレクター
機能回路
内部クロック
107
121
124
123
擬似ランダム信号発生器
105
CPUインターフェース
104
CPU
108
１２１：システムクロック
１２２：遅延クロック
１２３：擬似ランダム信号

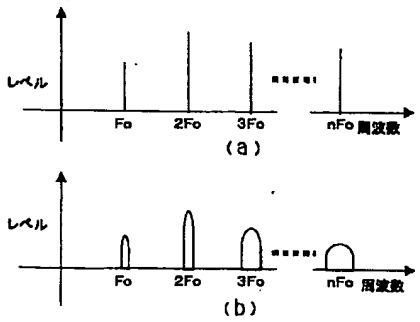
【図２】


206
LSI
201
クロック発生器
システムクロック
221
202
可変遅延素子
224
内部クロック
機能回路
207
223
203
擬似ランダム信号発生器
204
CPUインターフェース
CPU
205

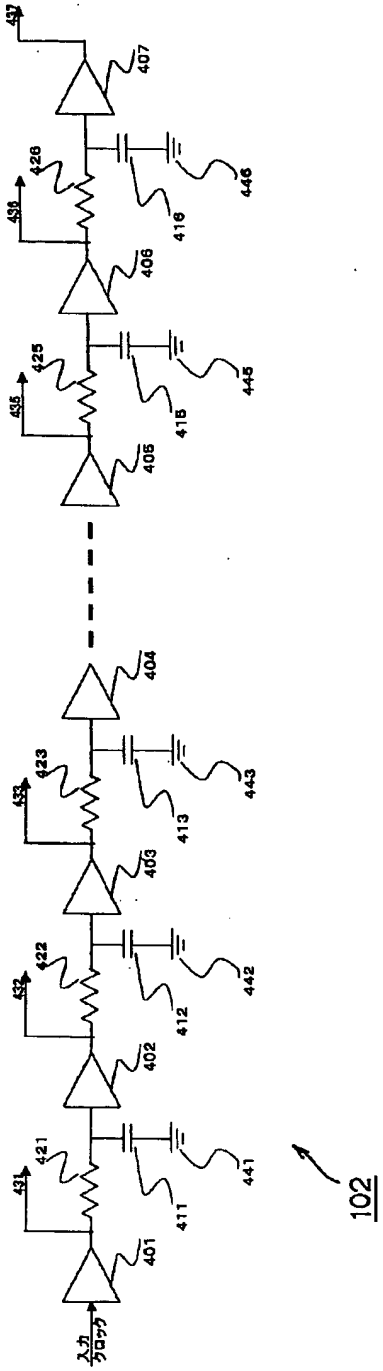
【図３】


301
基準クロック発生器
302
位相比較器
303
LPF
304
VCO
出力
305
PG DIV
拡散周波数制御部
306

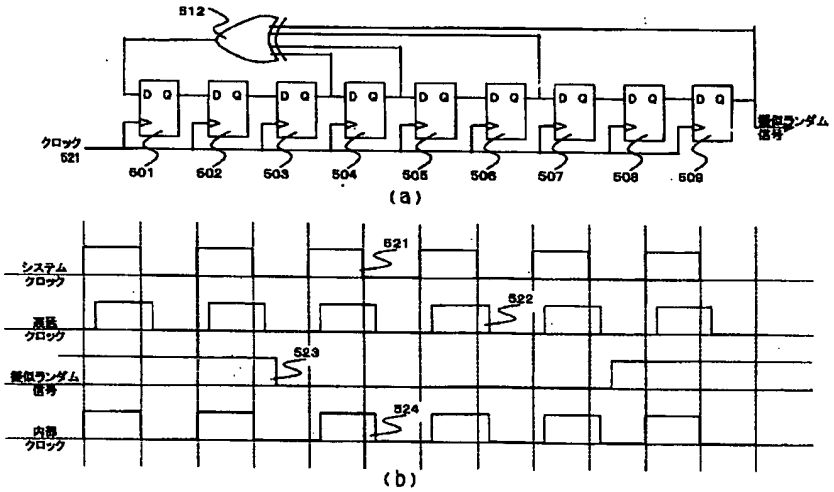
【図６】


レベル
Fo
2Fo
3Fo
nFo
周波数
(a)
レベル
Fo
2Fo
3Fo
nFo
周波数
(b)

【図４】


437
407
426
436
446
416
406
425
435
445
415
405
404
423
433
443
413
403
422
432
442
412
402
421
431
441
411
401
入力
102

【図５】


512
D Q
クロック
521
501
502
503
504
505
506
507
508
509
(a)
システム
クロック
521
522
523
524
(b)